

УДК 519.714.2

**В.В. Сапожников** – доктор технических наук (ПГУПС)

**Вл.В. Сапожников** – доктор технических наук (ПГУПС)

**Р.Ш. Валиев** – кандидат технических наук (НИЛ КСА)

## СИНТЕЗ САМОДВОЙСТВЕННЫХ САМОПРОВЕРЯЕМЫХ ТРИГГЕРОВ С ИСПОЛЬЗОВАНИЕМ САМОДВОЙСТВЕННЫХ ЭЛЕМЕНТОВ ПАМЯТИ

Известна схема самодвойственного  $T$  – триггера [1] со свойством самоконтроля, позволяющая обнаруживать любые одиночные неисправности внутренних элементов или нарушение временной парофазности входного сигнала.

Один из методов синтеза самопроверяемых самодвойственных триггеров основан на использовании композиционной модели [2], отражающей структуру триггера как дискретного автомата с памятью. В этом случае построение любой самодвойственной многотактной схемы сводится к синтезу логического преобразователя (*ЛП*) с самодвойственными выходами.

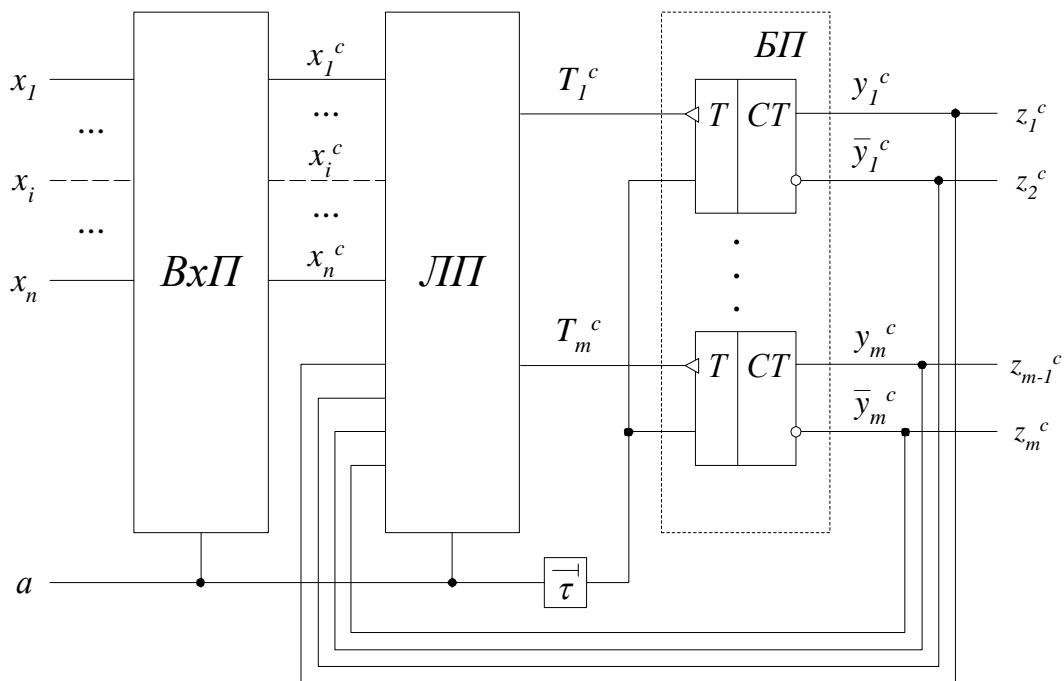
Структура (см. рисунок) содержит три основных блока. Входной преобразователь (*VxП*) формирует из произвольной входной переменной самодвойственные входные наборы в соответствии с формулой:  $x_i^c = a \oplus x_i$ . *VxП* не используется, если схема входит в самодвойственную систему.

Блок памяти (*БП*) содержит внутренние элементы памяти (*ЭП*), в качестве которых используются самодвойственные самопроверяемые  $T$  – триггеры. Логический преобразователь есть самодвойственная комбинационная схема, реализующая самодвойственные функции включения *ЭП*.

Устройства с памятью, синтезированные в соответствии с предложенной структурой, можно отнести к классу синхронных конечных автоматов. Входные сигналы блоков *ЛП* и *БП* тактируются импульсной последовательностью  $a$  и в идеальном случае изменяются одновременно в моменты переходов  $a \rightarrow \bar{a}$  и  $\bar{a} \rightarrow a$ . Однако, каждый логический элемент имеет задержку распространения сигнала на время переключения, а, следовательно, сигнал на входе блока памяти будет появляться с задержкой. Поэтому в схеме самодвойственного устройства с памятью возможно возникновение ложных переходов, ведущих к искажению алгоритма работы.

Моделированием предложенной структуры установлено, что для её корректной работы необходимо введение задержки тактового сигнала на входе *БП* в моменты переходов от контрольного такта работы к информационному. Для этого дополнительный сигнал  $a$  поступает на входы элементов памяти через элемент задержки, осуществляющей затягивание его спадов.

Заданием на синтез блока *ЛП* самодвойственного автомата с памятью является его таблица переходов (см. таблицу), образованная  $2^j$  ( $j = 2^n$ ) столбцами и  $i$  строками (где  $n$  – число информационных входов синтезируемого автомата, а  $i$  – число его внутренних состояний).



Структурная схема самодвойственного автомата с памятью

Таблица переходов самодвойственного автомата с памятью

	1	2	...	r	...	j	j+1	j+2	...	j+r	...	2j
	$b_1 \dots b_{n+1}$	$J_1$	$J_2$	...	$J_r$	...	$J_j$	$\bar{J}_1$	$\bar{J}_2$	...	$\bar{J}_r$	...
	$y_1 \dots y_n$											
1	$S_1$											
2	$S_2$											
...	...	...	...		...		...		...	...	...	
$l$	$S_l = \tilde{y}_1 \dots \tilde{y}_k \dots \tilde{y}_m$				$\tilde{y}_1 \dots \tilde{y}_k \dots \tilde{y}_m$							
...	...	...	...		...		...		...	...	...	
$p$	$S_p = \tilde{y}_1 \dots \tilde{y}_k \dots \tilde{y}_m$				( $\tilde{y}_1 \dots \tilde{y}_k \dots \tilde{y}_m$ )							
...	...	...	...		...		...		...	...	...	
$i-1$	$S_{i-1}$											
$i$	$S_i$											

Исходя из алгоритма работы самодвойственного автомата, таблица переходов (ТП) может быть условно разделена на две равные части: одна соответствует работе устройства в информационных тактах, другая – в контрольных. При построении схемы ЛП достаточно определить функции включения ( $\Phi B$ ) элементов памяти, соответствующие логике работы  $T$  – триггера, а затем привести их к самодвойственному виду любым из известных методов. В результате на входы ЭП будет поступать временной парафазный сигнал.

Стандартный способ построения самодвойственных устройств [3] предполагает введение двойной аппаратной избыточности, но обеспечивает наибольший процент обнаруживаемых ошибок.

Для вычисления логических  $\Phi B$  ЭП, составляется кодированная ТП. Минимальное число внутренних двоичных переменных, необходимых для безизбыточного кодирования автомата с  $i$  состояниями, определяется формулой:

$$m = \log_2 I = \lceil \log_2 i \rceil, \quad (1)$$

где  $I > i$  – ближайшее к  $i$  целое число, при котором значение  $\log_2 I$  также целочисленно.

Процедура кодирования состоит в присвоении каждому внутреннему состоянию некоторого двоичного вектора длины  $m$ . Заменяя в заданной совмещённой ТП цифровые обозначения состояний кодовыми векторами, поставленными им в соответствие, получают кодированную ТП, задающую одновременно все  $\Phi B$  автомата.

Очевидно, что при использовании в качестве ЭП для реализации самодвойственных многотактных устройств самопроверяемого  $T$  – триггера его функции включения определяются клетками ТП, не содержащими устойчивых состояний.

Пусть указанная клетка ТП образована пересечением  $j$  – го столбца с  $i$  – й строкой (см. таблицу). Это означает, что при подаче на вход ЛП вектора, образованного  $n+1$  разрядами вектора  $j_q$  ( $b_1 \dots b_{n+1}$ ) и  $m$  разрядами вектора  $i_f$ , соответствующего  $i$  – му

внутреннему состоянию ( $y_1 \dots y_k \dots y_m$ ), на выходе логического преобразователя формируется передний фронт логического значения переключающего импульса ( $0 \rightarrow 1$ ). При поступлении его на вход самодвойственного  $T$  – триггера логическое значение его выхода изменяется на противоположное, что соответствует изменению  $(n+1+m)$  – разрядного входного вектора ЛП:

$$(b_1 \dots b_{n+1} y_1 \dots \tilde{y}_k \dots y_m) \rightarrow (b_1 \dots b_{n+1} y_1 \dots \bar{\tilde{y}}_k \dots y_m). \quad (2)$$

Полученному вектору соответствует клетка ТП, содержащая устойчивое состояние.  $\Phi B$  для  $k$  – го ЭП задаются лишь теми клетками кодированной ТП, в которых вектора  $i_f$  и  $i_p$  различаются в  $k$  – м разряде. Здесь  $i_f$  – кодовый вектор, определяющий  $i$  – е внутренне состояние синтезируемого автомата, а  $i_p$  – кодовый вектор, которому соответствует переход во внутреннее состояние  $i'$ , являющееся устойчивым при подаче на входы ЛП вектора  $j_q$ . Иными словами,  $\Phi B$   $T$  – триггера принимает значение логической 1 при условии:

$$\begin{cases} i_f = y_1 \dots \tilde{y}_k \dots y_m \\ i_p = y_1 \dots \bar{\tilde{y}}_k \dots y_m. \end{cases} \quad (3)$$

Совокупность всех единичных входных наборов, образованных  $(n+1+m)$  – разрядными входными векторами, которые определяются по клеткам совмещённой ТП, не содержащим устойчивых состояний и удовлетворяющих условию (3), представляет со-

бой функции включения  $k$ -го элемента памяти. Она может быть определена непосредственно по ТП, либо путём построения карт Карно.

В общем случае при использовании в качестве ЭП самодвойственных самопроверяемых  $T$ -триггеров  $\Phi B$  определяются в соответствии с выражениями:

$$y_f^F = \bigvee_{j \in R \setminus R_1} \left( 0, \tilde{x}_{j_1} \tilde{x}_{j_2} \dots \tilde{x}_{j_{n+1}} \left( \bigvee_{i \in N_{f_j}} \tilde{y}_{i_1} \tilde{y}_{i_2} \dots \tilde{y}_{i_m} \right) \right), \quad (4)$$

$$y_f^G = \bigwedge_{j \in R \setminus R_1} \left( 0, \tilde{x}_{j_1} \vee \tilde{x}_{j_2} \vee \dots \vee \tilde{x}_{j_{n+1}} \left( \bigwedge_{i \in N_{f_j}} \tilde{y}_{i_1} \vee \tilde{y}_{i_2} \vee \dots \vee \tilde{y}_{i_m} \right) \right), \quad (5)$$

где  $y_f^F$  и  $y_f^G$  – ФВ  $f$ -го ЭП (соответственно для информационного и контрольного тактов);

$R$  – множество индексов столбцов ТП, соответствующих информационным тaktам работы автомата;

$R_1$  – множество индексов столбцов ТП, входящих в множество  $R$  и не содержащих устойчивых состояний;

$N_{f_j}$  – множество индексов строк, для которых в  $j$ -м столбце ТП определён переход в другое внутреннее состояние, такое, что кодовые слова, определяющие текущее состояние и состояние, в которое определён переход, различаются в  $f$ -м разряде;

$0, \tilde{x}_{j_1} - \tilde{x}_{j_n}$  – значения входных переменных в  $j$ -м столбце;

$\tilde{y}_{i_1} - \tilde{y}_{i_m}$  – значения внутренних переменных в строке с индексом  $i$ .

Функции включения  $y_f^F$  и  $y_f^G$  всех элементов памяти попарно объединяются по формуле:

$$T_a^f = \bar{a} y_f^F \vee a y_f^G. \quad (6)$$

После завершения этапа логического синтеза, результатом которого является получение самодвойственных  $\Phi B$  всех ЭП, необходимо осуществить параметрический синтез, в процессе которого определяются временные параметры линий задержки. Указанные мероприятия направлены на обеспечение устойчивой работы самодвойственного автомата с памятью.

Самодвойственные полностью самопроверяемые триггеры, построенные с использованием в качестве ЭП самопроверяемых  $T$ -триггеров, дают более избыточные структуры, чем синтезированные по временной диаграмме. В среднем увеличение сложности составляет 47%. При построении принципиальных схем, самодвойственные элементы памяти реализуются на логических элементах простого базиса существующих микросхем. Однако, в случае исполнения самодвойственного  $T$ -триггера в виде отдельного кристалла микросхемы (самостоятельного логического элемента), общая сложность самодвойственной многотактной схемы резко снизится. К тому же, алгоритм построения автоматов на самодвойственных ЭП отличается простотой и универсальностью.

### Литература

1. Сапожников В.В., Сапожников Вл.В., Гёссель М. Самодвойственные дискретные устройства. СПб.: Энергоатомиздат. Санкт-Петербургское отд-ие, 2001. 331 с.
2. Сапожников В.В., Сапожников Вл.В. Самопроверяемые дискретные устройства. – СПб.: Энергоатомиздат, 1992. 224 с.
3. Гессель М., Мошанин В.И., Сапожников В.В., Сапожников Вл.В. Обнаружение неисправностей в самопроверяемых комбинационных схемах с использованием свойств самодвойственных функций // Автоматика и телемеханика. 1997. № 12. С. 193 – 200.

### Статья опубликована

Сапожников В.В., Сапожников Вл.В., Валиев Р.Ш. Синтез самодвойственных самопроверяемых триггеров с использованием самодвойственных элементов памяти // Сборник научных работ преподавателей Челябинского института путей сообщения. – Челябинск, 2003. С. 10 – 15.